

中華民國專利公報 [19] [12]

[11]公告編號：507256

[44]中華民國 91 年 (2002) 10 月 21 日

發明

全 31 頁

[51] Int.Cl⁰⁷： H01L21/00

[54]名 稱：放電電漿產生方法，放電電漿產生裝置，半導體裝置製造方法及半導體裝置製造裝置

[21]申請案號：090100208

[22]申請日期：中華民國 90 年 (2001) 01 月 04 日

[30]優先權：[31]2000-069044

[32]2000/03/13

[33]日本

[31]2000-085281

[32]2000/03/24

[33]日本

[72]發明人：

山越 英男

日本

真島 浩

日本

佐竹 宏次

日本

青井 辰史

日本

竹內 良昭

日本

村田 正義

日本

[71]申請人：

三菱重工業股份有限公司

日本

[74]代理人：陳長文 先生

1

2

[57]申請專利範圍：

1.一種放電電漿產生方法，包括以下步驟：

(a)在一真空反應室之要處理基板中相對具有一實質平面放電部分之放電電極，俾該放電電極與該基板實質互相平行；

(b)將該真空反應室抽真空及供應一處理氣體至該放電電極與該基板間之空間；及

(c)向該放電電極施加高頻功率俾一封包根據包括時間作為一參數之函數，表示該放電電極上一高頻電壓 φ 之空間分布在一分割秒變化，藉以在該放電電極與該基板之間產生處理氣體之放電電漿，且在該放電電極上實質不產生高頻電壓 φ 之駐波。

2.如申請專利範圍第1項之方法，其中步驟(c)包括使用複數個高頻電源以使封包根據包括時間為參數之函數

而一直改變。

3.如申請專利範圍第2項之方法，其中步驟(c)包括：

連接複數個電源用以獨立振盪高頻至該放電電極；及
從各該電源供應高頻功率至該放電電極。

5.

4.如申請專利範圍第2項之方法，其中步驟(c)包括：

連接複數個電源至該放電電極；及
從該複數個電源供應具有不同頻率之高頻功率分量至該放電電極。

10.

5.如申請專利範圍第2項之方法，其中不同振盪頻率間之差不大於各電源振盪頻率之 20%。

15.

6.如申請專利範圍第2項之方法，其中步驟(c)包括連接複數個電源至該放電電極，及一直改變一差其在從該複數個電源之一供應之高頻相位與從至少一其他電源供應之高頻相位

20.

之間。

- 7.如申請專利範圍第6項之方法，其中步驟(c)包括使用相移器作為改變相差之裝置。
- 8.如申請專利範圍第7項之方法，其中該相移器插入一高頻振盪器與一放大器之間，該高頻振盪器決定一高頻信號之振盪頻率，而該放大器放大該高頻振盪器之高頻信號。
- 9.如申請專利範圍第1項之方法，其中使用複數個饋入點以饋入功率至該放電電極，該複數個饋入點接到該放電電極，俾對稱於該放電電極之中心線或中心點。
- 10.如申請專利範圍第2項之方法，其中步驟(c)包括使用一阻抗匹配電路以匹配該放電電極之阻抗與各電源之阻抗，及插入一隔離器在該阻抗匹配電路與該電源之間以減少從另一電源輸入高頻功率至該電源，因而保護該電源。
- 11.如申請專利範圍第2項之方法，其中步驟(c)包括使用第一及第二電源，從該第一電源供應具有一第一頻率之高頻功率至該放電電極，及從該第二電源供應具有一第二頻率之高頻功率至該放電電極，俾第一與第二頻率間之差不大於第一與第二頻率之平均值之4%。
- 12.如申請專利範圍第11項之方法，其中差不大於第一與第二頻率之平均值之1%。
- 13.如申請專利範圍第2項之方法，其中步驟(c)包括根據通該放電電極射入另一電源之高頻功率大小，而從一電源限制一輸出。
- 14.如申請專利範圍第2項之方法，其中步驟(c)包括插入一高頻混合器在該複數個電源與該放電電極之間，藉由該高頻混合器而從該複數個電

源混合高頻功率分量，及供應混合高頻功率至該電極。

- 15.如申請專利範圍第1項之方法，其中步驟(c)包括藉由執行AM調幅，FM調頻，或高頻波不穩供該電源振盪之高頻功率，而改變該放電電極上產生之封包各一小時。
- 16.如申請專利範圍第1項之方法，其中步驟(c)包括先測量相對於頻差，各頻率值，相差，或AM調幅，FM調頻，或頻率不穩之範圍之電壓分布，電漿產生密度分布，基產生密度分布，膜沈積分布，蝕刻分布，及半導體膜特性分布其中至少一者之複數個值，及藉由調整至少一時間，時段，及電源至該放電電極之頻率相對於特定頻差，各頻率值，相差，或AM調幅，FM調頻，或頻率不穩之範圍其中至少一者，而根據測量結果之時間平均或時間精分而得到一均勻分布。
- 17.如申請專利範圍第1項之方法，其中步驟(c)包括使封包分布改變導致之電漿ON/OFF週期比產生電漿中活化原子，活化分子或離子之生命期短。
- 18.如申請專利範圍第17項之方法，其中週期不大於產生電漿中活化原子，活化分子或離子之一半生命期。
- 19.如申請專利範圍第1項之方法，其中步驟(c)包括使封包分布改變導致之電漿ON/OFF週期比一 SiH_3 活化分子之至少一生命期 τ 短， τ 由以下求出：

$$\tau \text{ 約等於 } (\Delta x)^2 / (2D)$$
 其中D是擴散係數($= 2.5 \times 10^3 (\text{cm}^2 / \text{sec})$)
 Δx ：從一放電電極至基板之距離(cm)

- 而氫原子基之生命期 $1.1 \times 10^{-4}\text{sec}$ 。
- 20.如申請專利範圍第19項之方法，其中週期不大於 τ 之一半，或不大於 $1.1 \times 10^{-4}\text{sec}$ 之一半。
- 21.如申請專利範圍第1項之方法，其中步驟(c)包括使封包分布改變導致之電漿ON/OFF週期大於，且不大於產生電漿中活化原子，活化分子或離子之產生生命期之10倍。
- 22.如申請專利範圍第21項之方法，其中週期係產生電漿中活化原子，活化分子或離子之產生生命期之2至4倍。
- 23.如申請專利範圍第1項之方法，其中步驟(c)包括將封包分布改變導致之電漿ON/OFF頻率設定在0.5Hz(含)至100kHz(含)範圍中，即導致之電漿ON時間在0.01msec(含)至1sec(含)範圍中。
- 24.如申請專利範圍第23項之方法，其中ON/OFF頻率不大於10kHz，即電漿ON時間不大於0.1msec。
- 25.如申請專利範圍第1項之方法，其中步驟(c)包括使封包分布改變導致之電漿ON/OFF週期大於一源氣體之放電區域停留時間 t 其由以下求出：
 t 約等於 $(S, \Delta x)/Q$
 其中 S ：一基板面積(cm^2)
 Δx ：從一放電電極到一基板之距離(cm)
 Q ：一體積流率(cm^3/sec)。
- 26.如申請專利範圍第25項之方法，其中週期不大於停留時間 t 之二倍。
- 27.如申請專利範圍第1項之方法，其中該放電電極係一梯狀電極或一網狀電極。
- 28.如申請專利範圍第1項之方法，其中該放電電極係一板狀電極，而一板狀反電極用以支撐該基板及該放電電極則實質互相平行排列。

- 29.如申請專利範圍第2項之方法，包括一第一電源用以供應高頻功率至該放電電極，及一第二電源用以供應高頻功率至該反電極。
5. 30.如申請專利範圍第1項之方法，其中高頻功率之頻率係10至800MHz。
- 31.如申請專利範圍第2項之方法，其中該複數個高頻電源振盪之頻差係0.1至10.0MHz。
10. 32.如申請專利範圍第31項之方法，其中該差係1.5至6.0MHz。
- 33.如申請專利範圍第1項之方法，其中該放電電極從一入射點至一高頻反射點之長度 $L(\text{cm})$ 滿足
 $2 \times 10^3/f \leq L \leq 20 \times 10^3/f$
 其中 f 表示一VHF(MHz)。
15. 34.如申請專利範圍第33項之方法，其中該放電電極之長度 L 下限係 $4 \times 10^3/f$ 。
20. 35.如申請專利範圍第1項之方法，其中步驟(c)包括區域供應至少一型氣體，其選自由氫，氫，氦，氬，及氦組成之群，至該饋入點或至需要抑制沈積之部分，因而在該饋入點或部分抑制膜形成分量之沈積及粒子產生。
25. 36.一種半導體裝置製造方法，包括以下步驟：
 (a)將要處理之基板載入真空反應室及將該基板置入一加熱電極，俾具有一實質平面放電部分之放電電極與該基板係實質互相平行；
 (b)將該真空反應室抽真空，供應一處理氣體至該放電電極與該基板間之空間，及藉由該加熱電極而加熱該基板；及
 (c)向該放電電極施加高頻功率俾一封包根據包括時間作為一參數之函數，表示該放電電極上一高頻電壓 ϕ 之空間分布在每一小時變化，藉
30. 35. 40.

以在該放電電極與該基板之間產生處理氣體之放電電漿，且在該放電電極上實質不產生高頻電壓 ϕ 之駐波。

- 37.如申請專利範圍第36項之方法，其中步驟(c)包括使封包分布改變導致之電漿ON/OFF週期比產生電漿中活化原子，活化分子或離子之生命期短。
- 38.如申請專利範圍第37項之方法，其中週期不大於產生電漿中活化原子，活化分子或離子之一半生命期。
- 39.如申請專利範圍第36項之方法，其中步驟(c)包括使封包分布改變導致之電漿ON/OFF週期比一 SiH_3 活化分子之至少一生命期 τ 短， τ 由以下求出：
 τ 約等於 $(\Delta x)^2/(2D)$
 其中 D 是擴散係數($= 2.5 \times 10^3(\text{cm}^2/\text{s}^{-1})$)
 Δx ：從一放電電極至基板之距離(cm)
 而氫原子基之生命期 $1.1 \times 10^{-4}\text{sec}$ 。
- 40.如申請專利範圍第39項之方法，其中週期不大於 τ 之一半，或不大於 $1.1 \times 10^{-4}\text{sec}$ 之一半。
- 41.如申請專利範圍第36項之方法，其中步驟(c)包括區域供應至少一型氣體，其選自由氫，氫，氦，氬，及氦組成之群，至一饋入部分或至需要抑制沈積之部分，該饋入部分係該放電電極接收一電源之高頻功率之部分。
- 42.如申請專利範圍第36項之方法，其中該放電電極具有不小於 $500\text{mm} \times 500\text{mm}$ 之大小，該基板由玻璃製造，及步驟(c)包括藉由該加熱電極而加熱該基板到 80°C 至 350°C 之溫度。

- 43.如申請專利範圍第36項之方法，其中該放電電極具有不小於 $500\text{mm} \times 500\text{mm}$ 之大小，該基板由金屬製造，及步驟(c)包括藉由該加熱電極而加熱該基板到 80°C 至 500°C 之溫度。
- 44.如申請專利範圍第36項之方法，其中該放電電極具有不小於 $500\text{mm} \times 500\text{mm}$ 之大小，該基板由樹脂製造，及步驟(c)包括藉由該加熱電極而加熱該基板到 80°C 至 200°C 之溫度。
- 45.如申請專利範圍第36項之方法，其中步驟(c)包括將複數個高頻間之差設定在 0.1 至 10.0MHz 。
- 46.如申請專利範圍第36項之方法，其中步驟(c)包括將複數個高頻間之差設定在 1.5 至 6.0MHz 。
- 47.一種放電電漿產生裝置，包括：
 - 一室；
 - 一基板裝在桌上用以支撐該室中之基板；
 - 一放電電極與該室中該基板桌上之基板相對；
 - 排氣裝置用以將該室抽真空；
 - 氣體供應裝置用以供應一處理氣體至該室；
 - 一高頻電源電路用以供應高頻功率至該放電電極；及
 - 控制裝置用以控制從該高頻電源電路至該放電電極之電源，俾一封包根據包括時間作為一參數之函數，表示該放電電極上一高頻電壓 ϕ 之空間分布在各小時變化。
- 48.如申請專利範圍第47項之裝置，其中該高頻電源電路包括：
 - 一單一高頻振盪器經由複數個饋入點而與該放電電極連接；
 - 一分布器插入該高頻振盪器與該放電電極之間藉由該高頻振盪器分布

高頻功率至該複數個饋入點；及
複數個放大器插入該分布器與該放電電極之間以放大器該分布器分布之高頻功率分量。

- 49.如申請專利範圍第47項之裝置，其中該高頻電源電路包括：
複數個高頻振盪器經由複數個饋入點而連接該放電電極以獨立振盪高頻；及
一放大器插入各該複數個高頻振盪器與該放電電極之間以放大器振盪頻率。
- 50.如申請專利範圍第48項之裝置，其中該高頻電源電路更包括：
複數個阻抗匹配電路插入該複數個高頻振盪器與該放電電極之間，以匹配該複數個高頻振盪器之阻抗與該放電電極之阻抗；及
一隔離器插入各阻抗匹配電路及各高頻振盪器之間以減少另一高頻振盪器之高頻功率輸入該高頻振盪器，以保護該高頻振盪器。
- 51.如申請專利範圍第48項之裝置，其中該高頻電源電路包括一相移器插入該複數個高頻振盪器與至少一放大器之間以移動該高頻振盪器振盪之高頻信號相位。
- 52.如申請專利範圍第47項之裝置，其中該高頻電源電路包括：
複數個高頻振盪器經由複數個饋入點而連接該放電電極；及
一高頻混合器插入該複數個高頻振盪器與該放電電極之間，以混合該複數個高頻振盪器振盪之高頻信號。
- 53.如申請專利範圍第52項之裝置，更包括一放大器插入該高頻混合器與該放電電極之間以放大器該高頻混合器混合之高頻信號。
- 54.如申請專利範圍第47項之裝置，其

中該高頻電源電路包括一隨意波形產生器用以振盪具有複數個頻率分量之多重高頻，俾該放電上之封包分布每小時改變。

5. 55.如申請專利範圍第47項之裝置，其中該放電電極具有一梯狀，網狀，桿狀，或矩形板狀；及該高頻電源電路包括複數個饋入點相對於該放電電極之中心線而對稱。
10. 56.如申請專利範圍第47項之裝置，其中該放電電極具有一圓板狀；及該高頻電源電路包括複數個饋入點相對於該放電電極之中心點而對稱。
- 57.一種半導體裝置製造裝置，包括：
15. 一室；
一基板裝在桌上用以支撐該室中之基板；
一放電電極與該室中該基板桌上之基板相對；
20. 排氣裝置用以將該室抽真空；
氣體供應裝置用以供應一處理氣體至該室；
一高頻電源電路用以供應高頻功率至該放電電極；及
25. 控制裝置用以控制從該高頻電源電路至該放電電極之電源，俾一封包根據包括時間作為一參數之函數，表示該放電電極上一高頻電壓 φ 之空間分布在各小時變化，
30. 其中該氣體供應裝置供應一膜形成氣體至該室，及該控制裝置控制從該高頻電源電路至該放電電極之高頻功率供應，因而在該放電電極與該基板之間產生膜沈積氣體之放電電漿，在該放電電極上實質不產生高頻電壓 φ 之駐波。
35. 58.一種半導體裝置製造裝置，包括：
一室；
一基板裝在桌上用以支撐該室中之
40. 基板；

一放電電極與該室中該基板桌上之基板相對；

排氣裝置用以將該室抽真空；

氣體供應裝置用以供應一蝕刻氣體至該室；

一高頻電源電路用以供應高頻功率至該放電電極；及

控制裝置用以控制從該高頻電源電路至該放電電極之電源，俾一封包根據包括時間作為一參數之函數，表示該放電電極上一高頻電壓 φ 之空間分布在各小時變化，

其中該氣體供應裝置供應一蝕刻氣體至該室，及該控制裝置控制從該高頻電源電路至該放電電極之高頻功率供應，因而在該放電電極與該基板之間產生蝕刻氣體之放電電漿，在該放電電極上實質不產生高頻電壓 φ 之駐波。

圖式簡單說明：

圖 1A 是示意圖以說明習用方法將電送入電極時的高頻電流，而圖 1B 是示意圖以說明另一習用方法將電送入電極時的高頻電流；

圖 2A，2B 的圖形說明駐波，其從雙輸出變相位高頻振盪器的雙輸出高頻而產生，藉由習用方法而以電極的 0 度相差而饋入；

圖 3 的圖形顯示電壓分布及離子飽和電流分布，導因於 100MHz 高頻饋入一電極點時產生的駐波；

圖 4 的圖形顯示形成在梯狀電極的電壓分布，這是當使用一習用四點饋入法而將 60 到 100MHz 的高頻饋入時；

圖 5 的圖形顯示形成在平行板電極的電壓分布，這是當使用一習用饋入法，其中電極的一端被無損電抗(線圈)中斷，將 100MHz 的高頻電源饋入電極時；

圖 6A 的圖形顯示膜厚分布與電源頻率之間的關係，這是使用習用方法在基板(500mm × 500mm)上形成膜時，而圖 6B 的圖形顯示膜厚分布與電源頻率之間的關係，這是使用習用方法在基板(1,000mm × 1,000mm)上形成膜時；

圖 7A 是高頻波的波形 ϕ_1 ，圖 7B 是高頻波的波形 ϕ_2 ，而圖 7C 是合成波 ϕ 的波形及封包的圖形；

圖 8 的方塊圖顯示根據本發明第一實施例的放電電漿產生裝置；

圖 9 的圖形顯示第一實施例方法產生的電漿的發射強度分布的測量結果；

圖 10A 至 10C 是三維圖形各顯示電極的橫向及縱向中放電電極的幅度分布；

圖 11A 的圖形顯示至饋入分布中心的距離與前進波電壓幅度指數之間的關連，及反射點與反射波電壓幅度指數之間的位置關連，圖 11B 的圖形顯示至饋入分布中心的距離與駐波電壓幅度指數之間的關連，而圖 11C 的圖形顯示至饋入分布中心的距離關連，這是從電極的二端供電時，及合成波電壓幅度指數；

圖 12 的圖形顯示從饋入分布中心距離與高頻之間的關連，這是高頻衰減成某一值之前；

圖 13 的圖形顯示 2 個頻率之間的差與膜厚分布(膜厚變化)之間的關連；

圖 14 的方塊圖顯示根據本發明第二實施例(或 13 實施例)的放電電漿產生裝置；

圖 15 的方塊圖顯示一裝置的饋入電路用於根據本發明第三實施例向放電電極供電的方法中；

圖 16 是一部分放大圖其饋入端接到電極；

圖 17 的剖面圖放大的顯示一部分，其饋入端接到電極；

圖 18 的三維圖形顯示在相差 0 度之下膜的形成率分布；

圖 19 的三維圖形顯示在相差 90 度之下膜的形成率分布；

圖 20 的時序圖顯示相移器相差的控制圖案以得到均勻分布；

圖 21 的方塊圖顯示根據本發明第 4 實施例的放電電漿產生裝置；

圖 22 的方塊圖顯示根據本發明第 5 實施例的放電電漿產生裝置；

圖 23 的方塊圖顯示根據本發明第 6 實施例的放電電漿產生裝置的饋入電路；

圖 24 的方塊圖顯示根據本發明第 7 實施例的放電電漿產生裝置的饋入電路；

圖 25 的方塊圖顯示根據本發明第 8 實施例的放電電漿產生裝置的饋入電路；

圖 26A 的圖形顯示頻譜分布的範例，用以產生一隨意波長以實施一方法(雙頻方法)藉由使用隨意波形產生器而應用至少 2 個高頻到相同電極，圖 26B 的圖形顯示隨意波形產生器產生的電壓中的暫時變化的封包，其根據頻譜分布而產生；

圖 27 的方塊圖顯示根據本發明第 9 實施例的放電電漿產生裝置；

圖 28 的方塊圖顯示根據本發明第 10 實施例的放電電漿產生裝置；

5. 圖 29 的剖面圖顯示第 10 實施例的裝置；

圖 30 的立體圖顯示第 10 實施例的裝置；

10. 圖 31 的方塊圖顯示根據本發明第 11 實施例的放電電漿產生裝置的饋入電路；

圖 32 的方塊圖顯示根據本發明第 12 實施例的放電電漿產生裝置；

15. 圖 33 的方塊圖顯示根據本發明第 14 實施例的放電電漿產生裝置；

圖 34 的方塊圖顯示根據本發明第 15 實施例的放電電漿產生裝置的饋入電路；

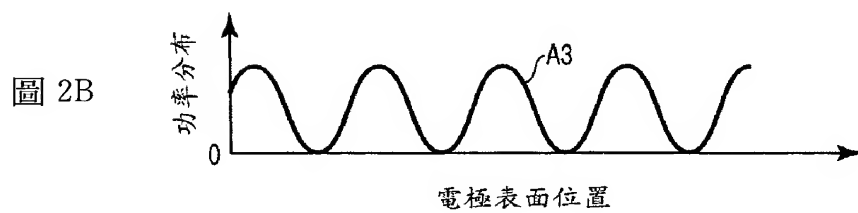
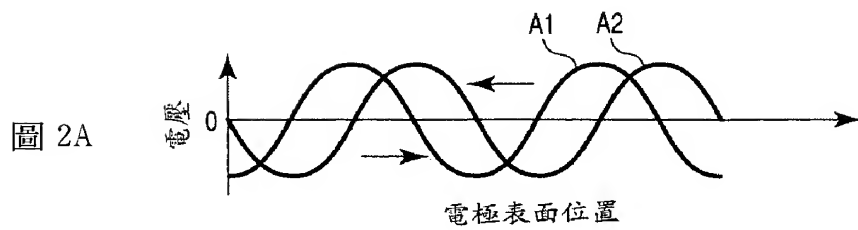
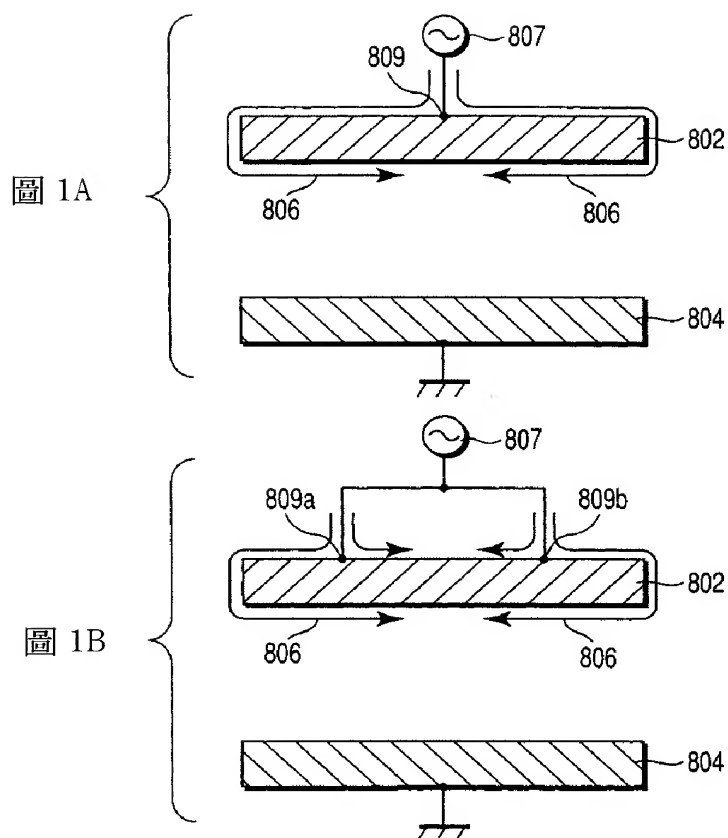
20. 圖 35 的剖面圖顯示用於比較例 1 方法中的產生概要；

圖 36 的剖面圖顯示用於比較例 2 方法中的產生概要；

圖 37 的立體圖顯示圖 36 中產生的電源分布器；

25. 圖 38 的剖面圖顯示用於比較例 3 方法中的產生概要；及

圖 39 的平面圖顯示圖 38 中產生的放電電極及饋入方法的概要。



(9)

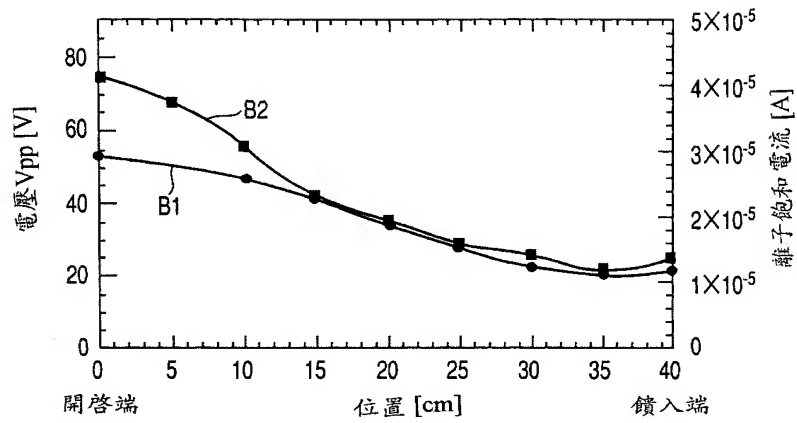


圖 3

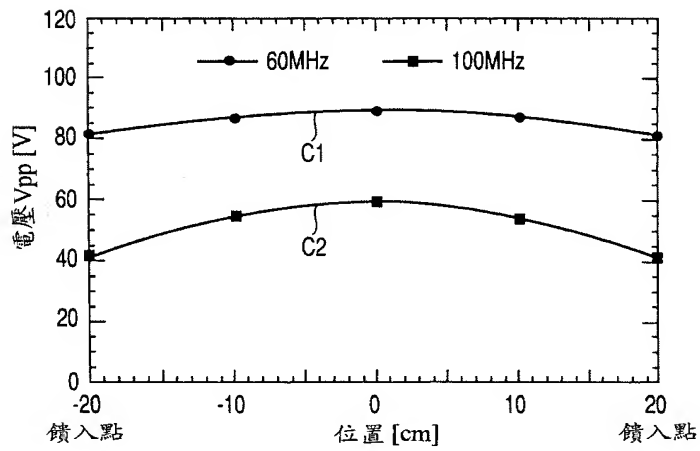


圖 4

(10)

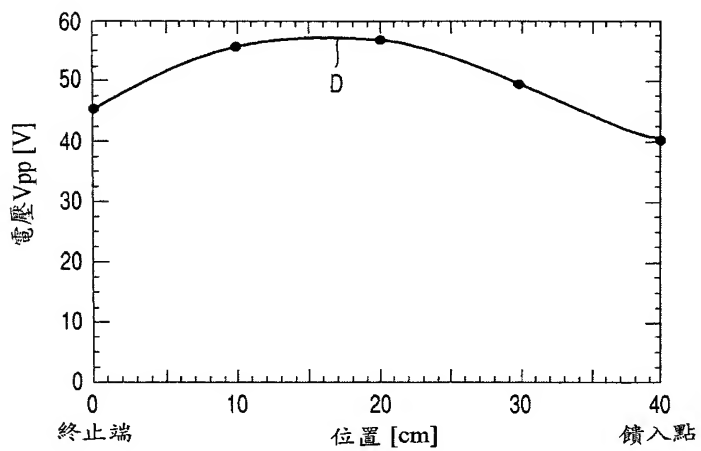


圖 5

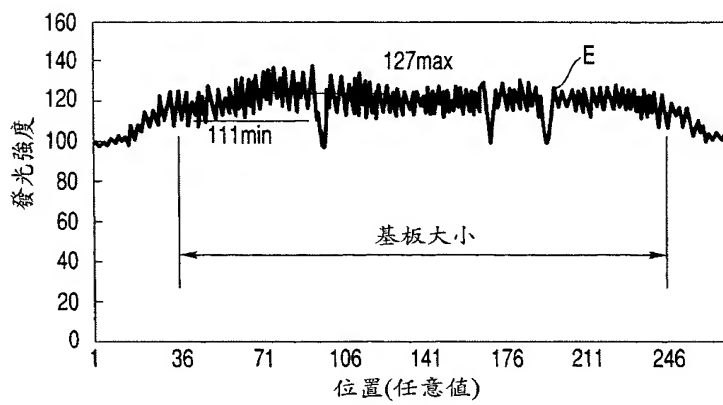


圖 9

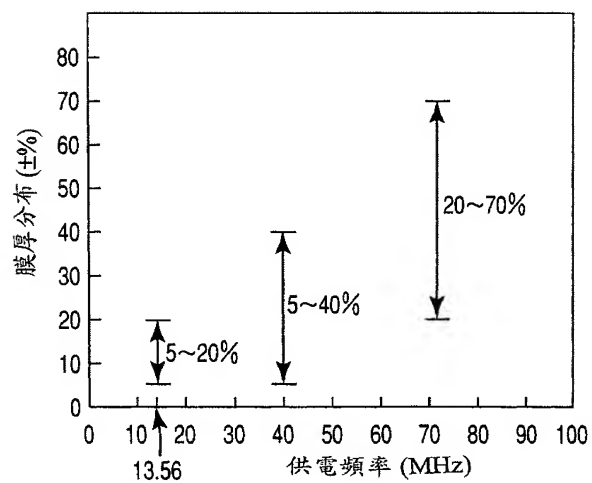


圖 6A

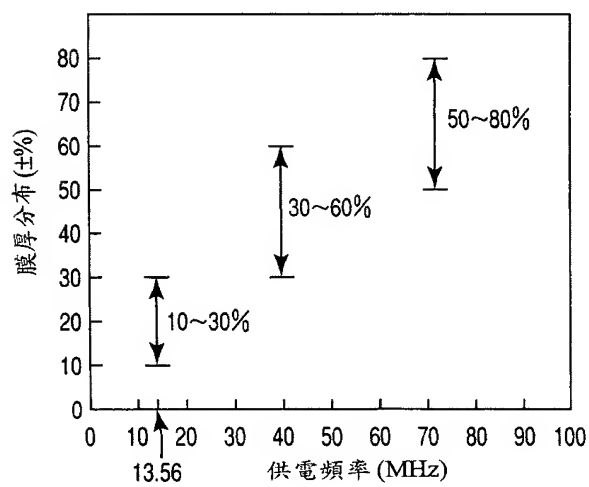


圖 6B



圖 7A

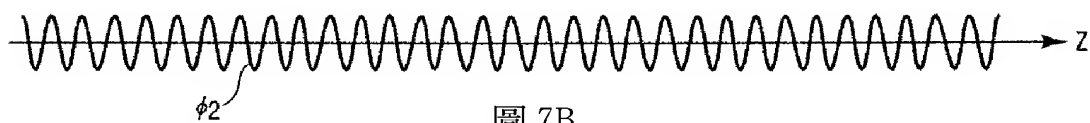


圖 7B

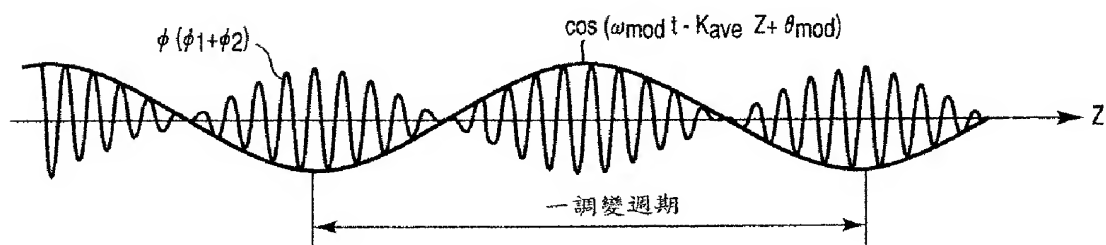


圖 7C

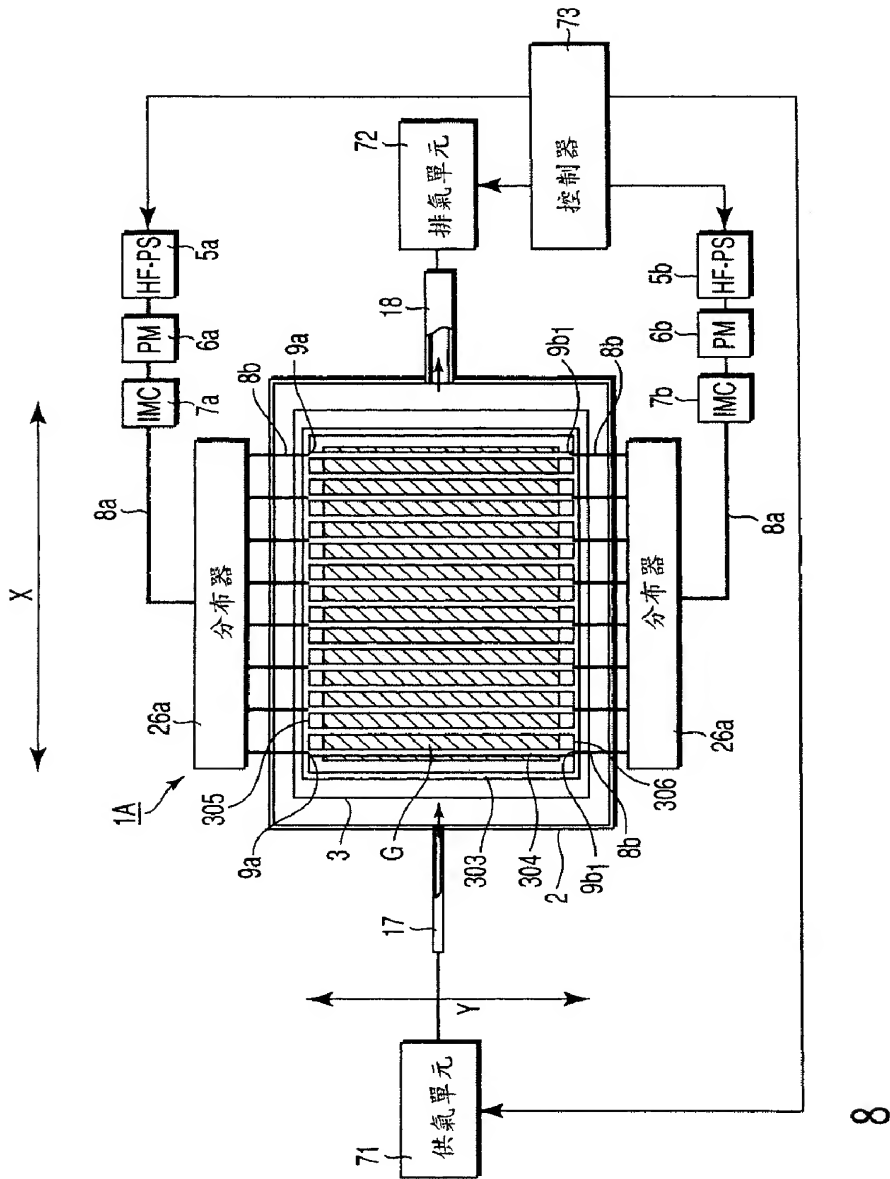


圖 8

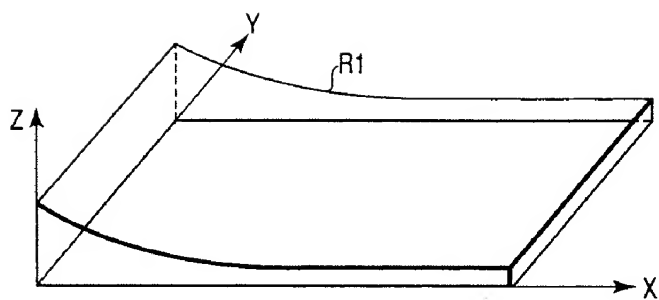


圖 10A

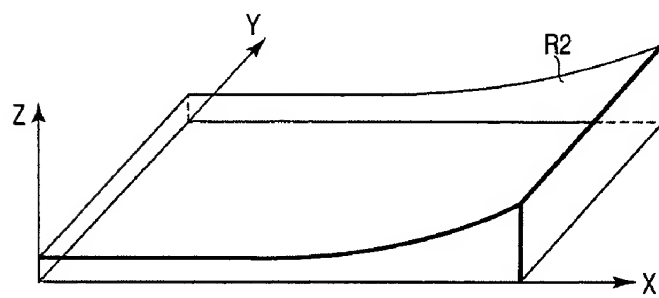


圖 10B

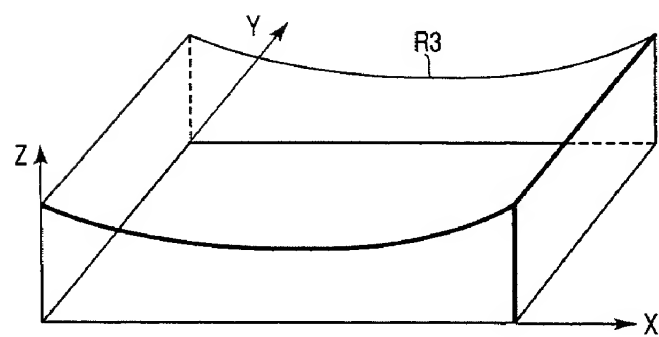


圖 10C

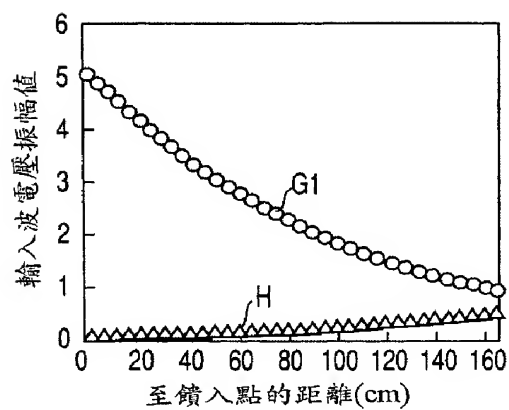


圖 11A

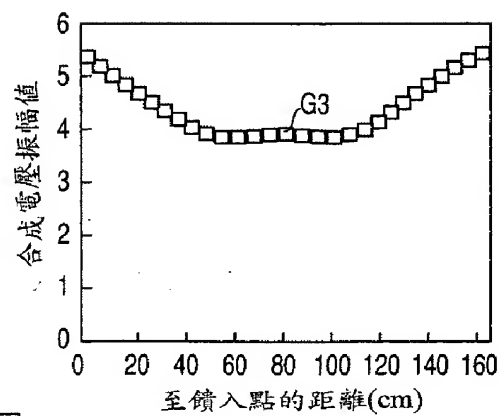


圖 11C

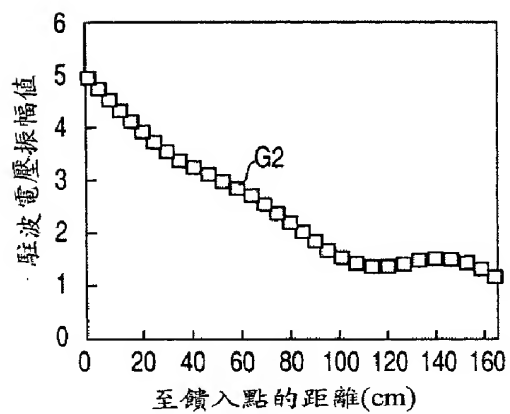


圖 11B

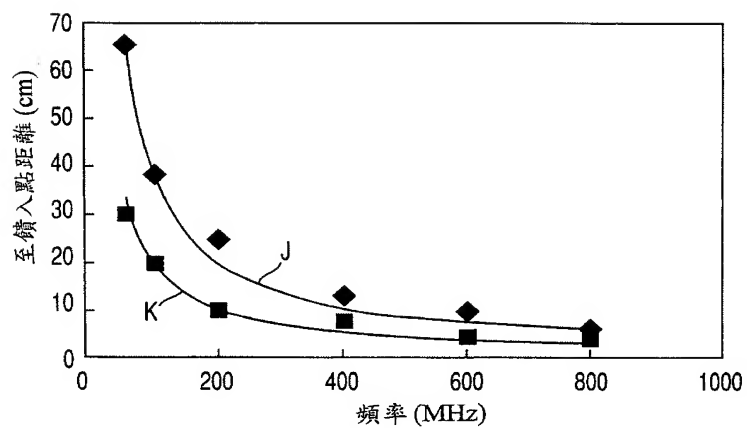


圖 12

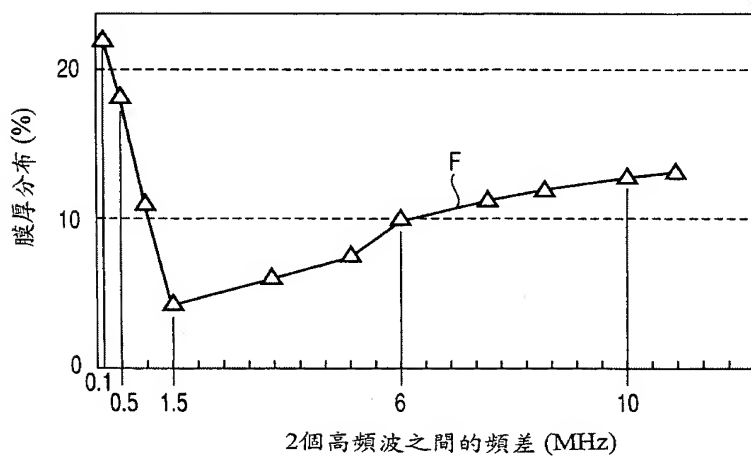


圖 13

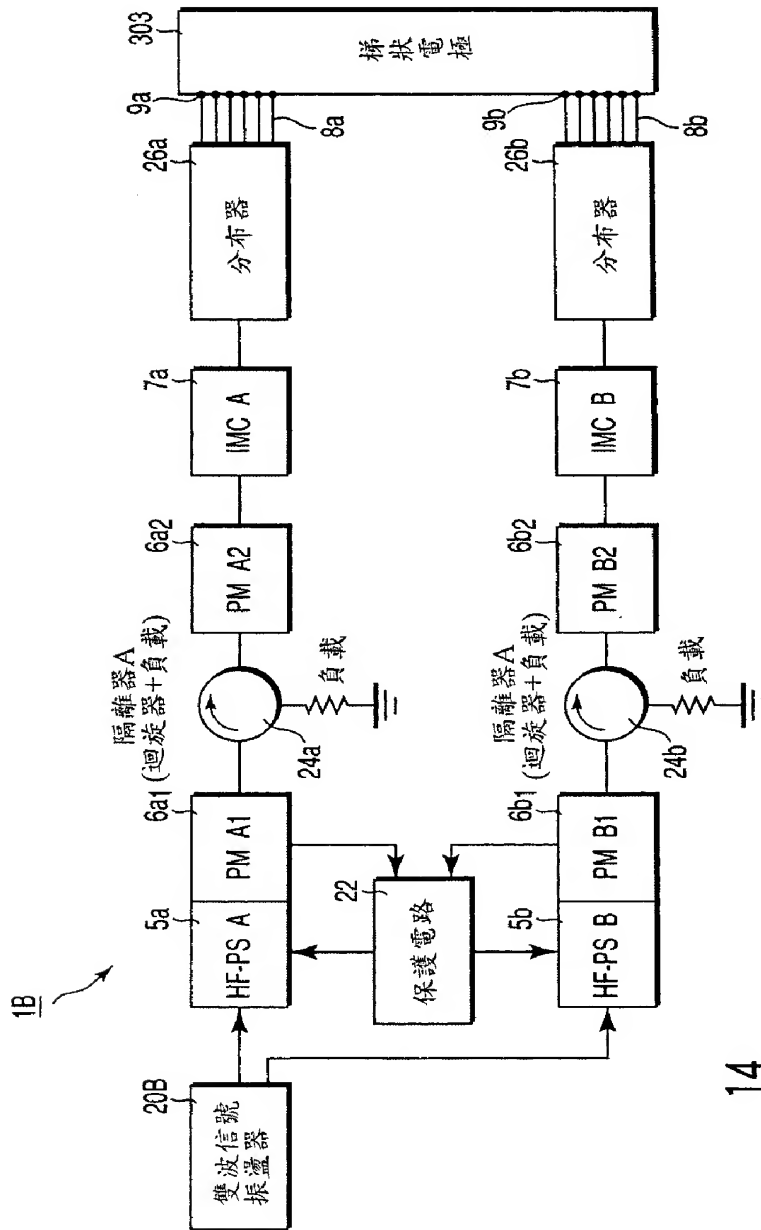


圖 14

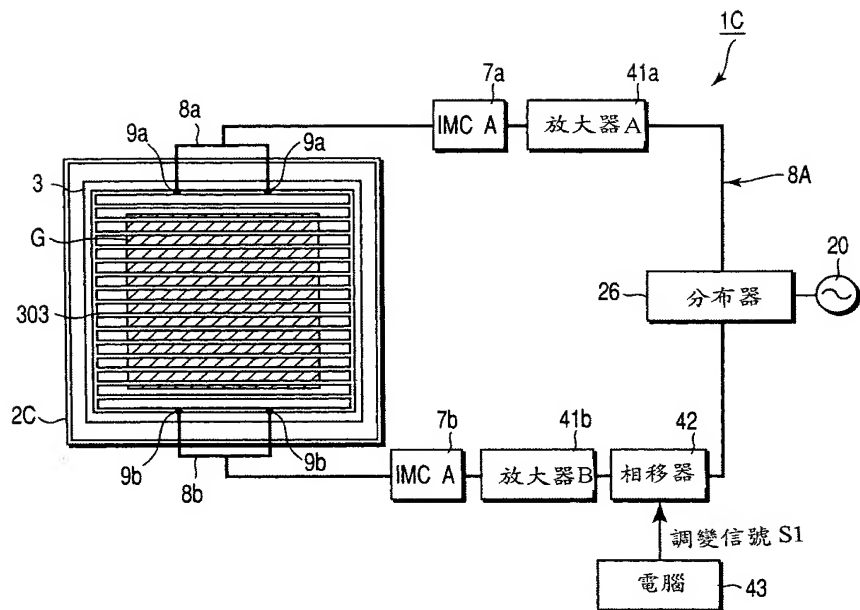


圖 15

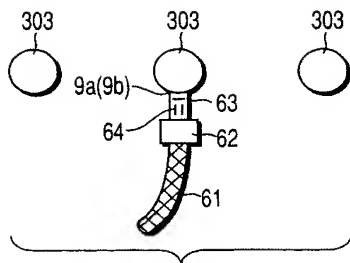


圖 16

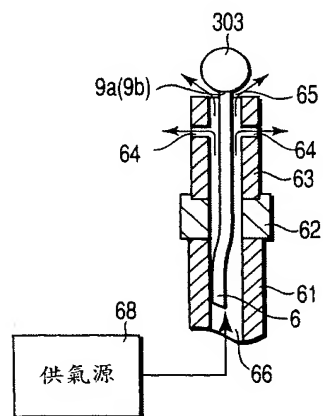


圖 17

(19)

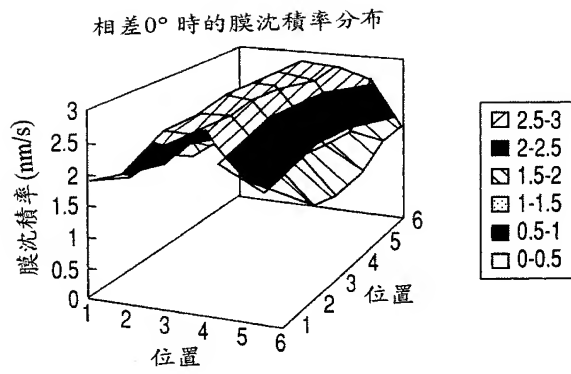


圖 18

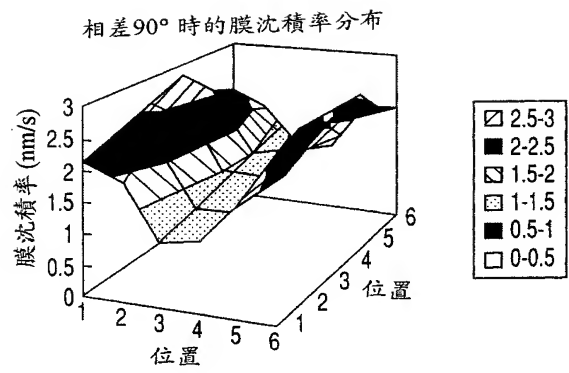


圖 19

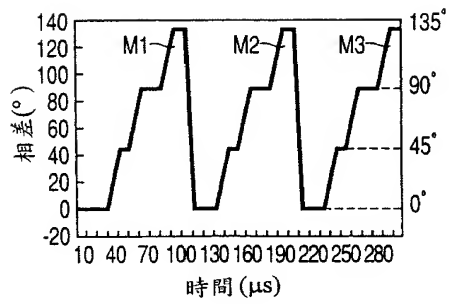


圖 20

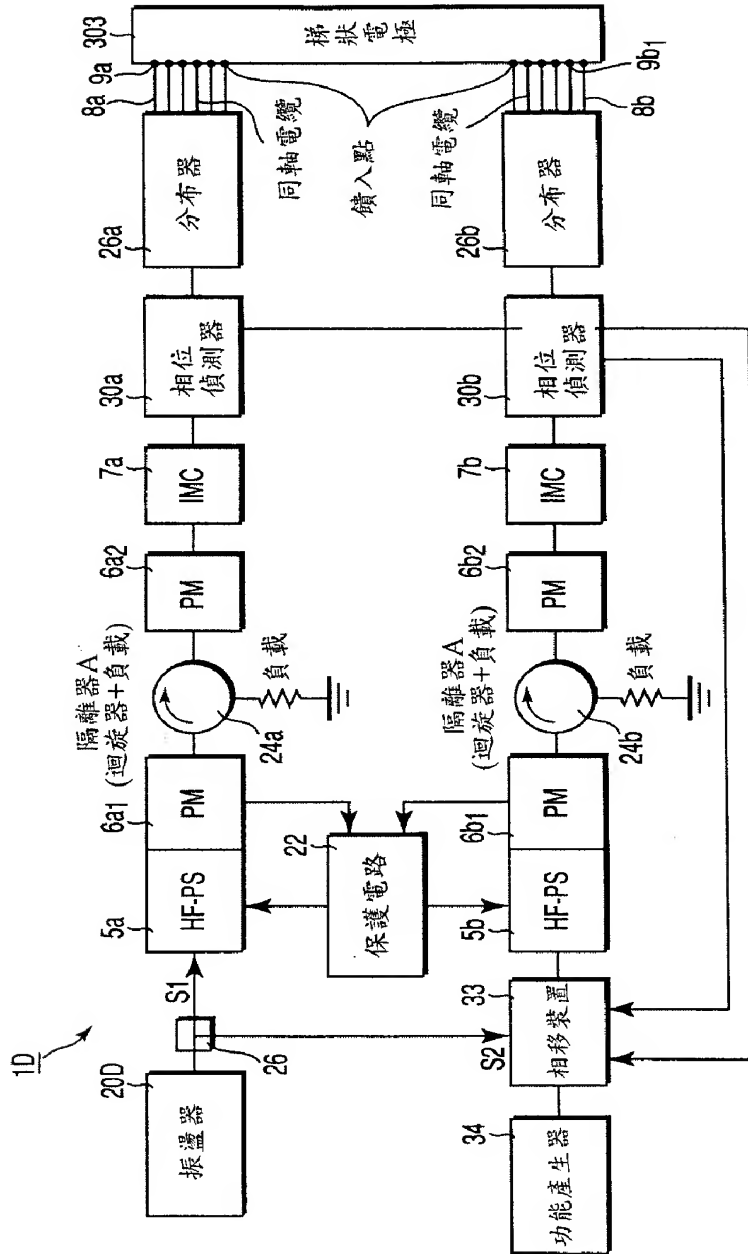


圖 21

(22)

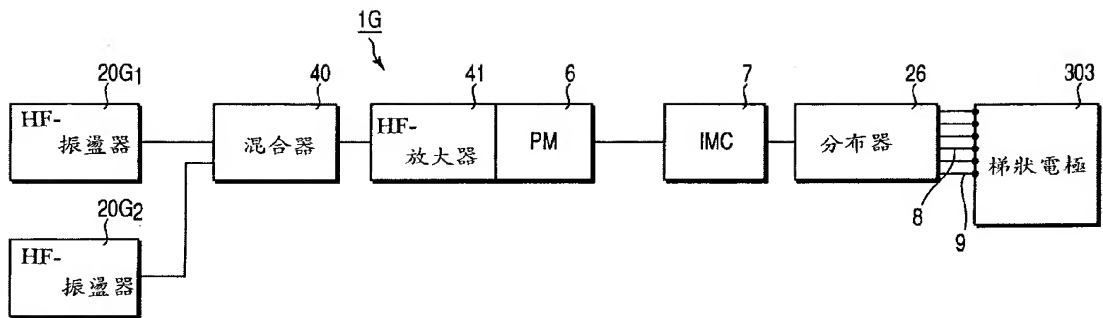


圖 24

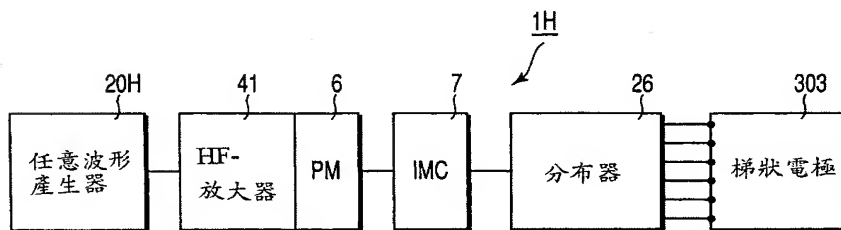


圖 25

圖 26A

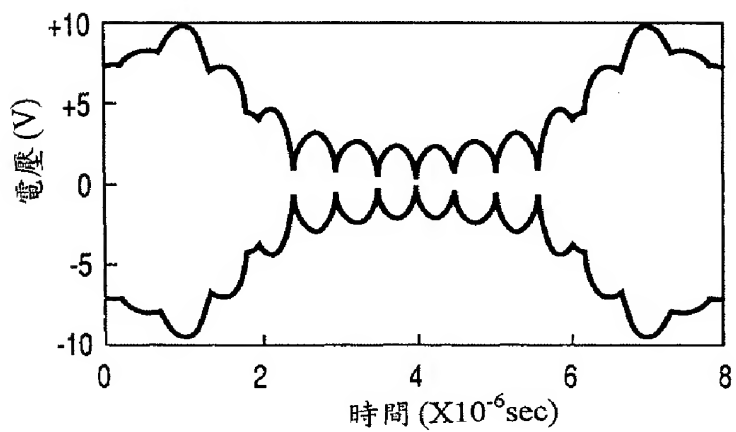
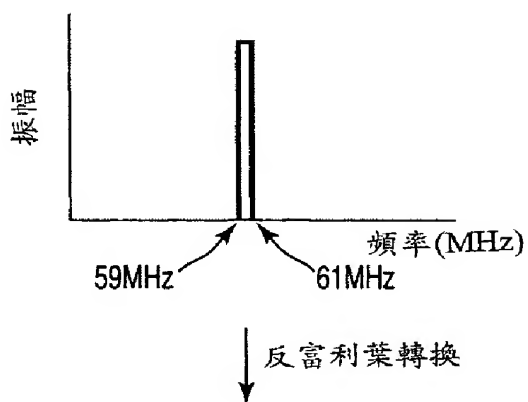


圖 26B

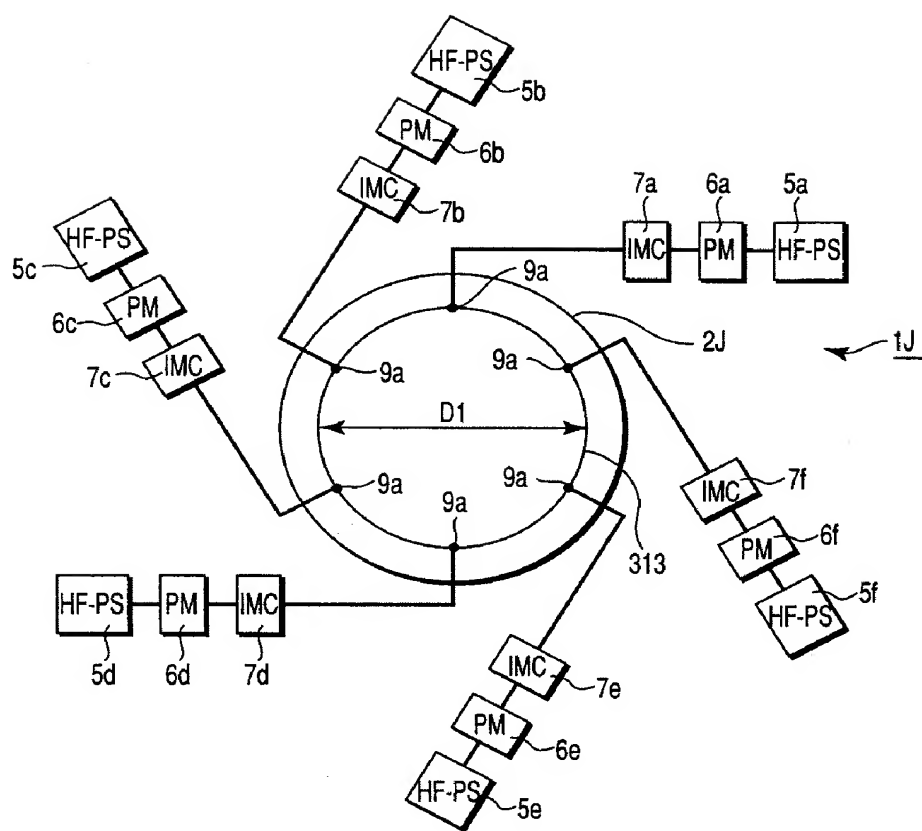


圖 27

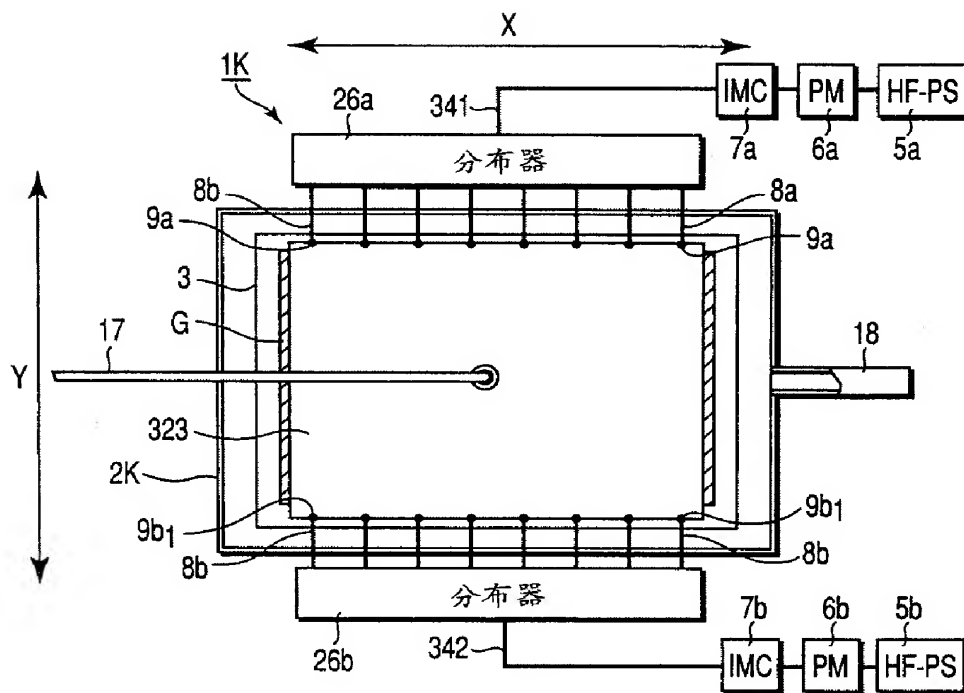


圖 28

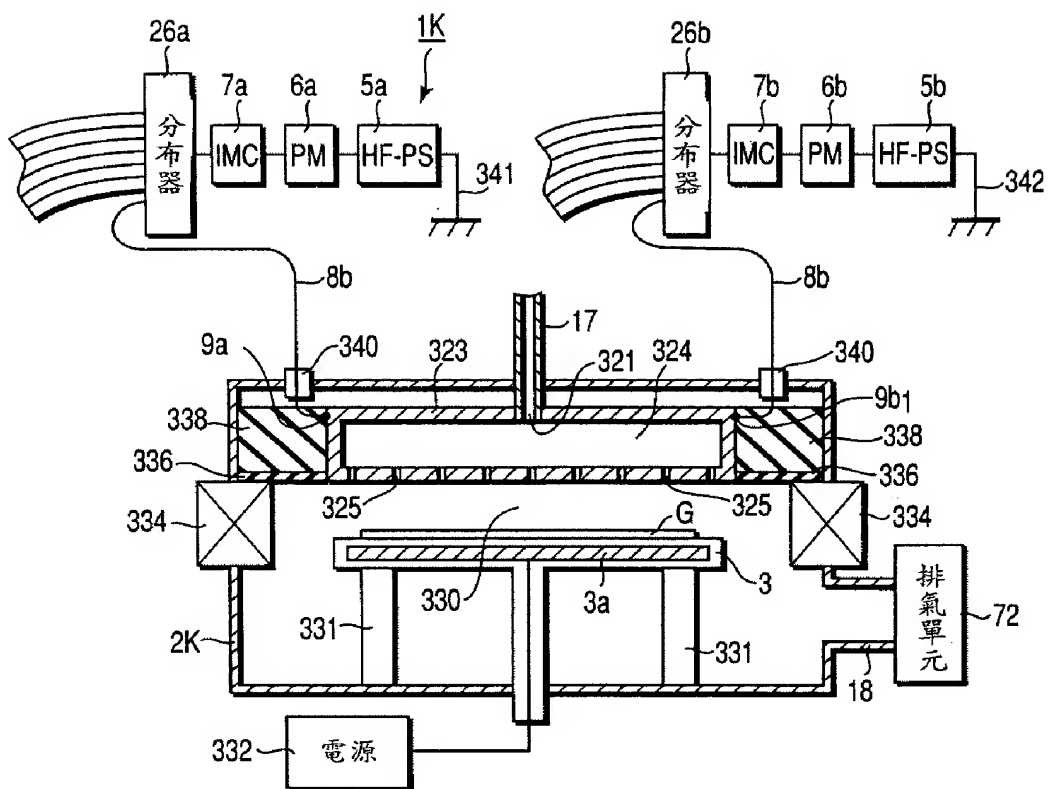


圖 29

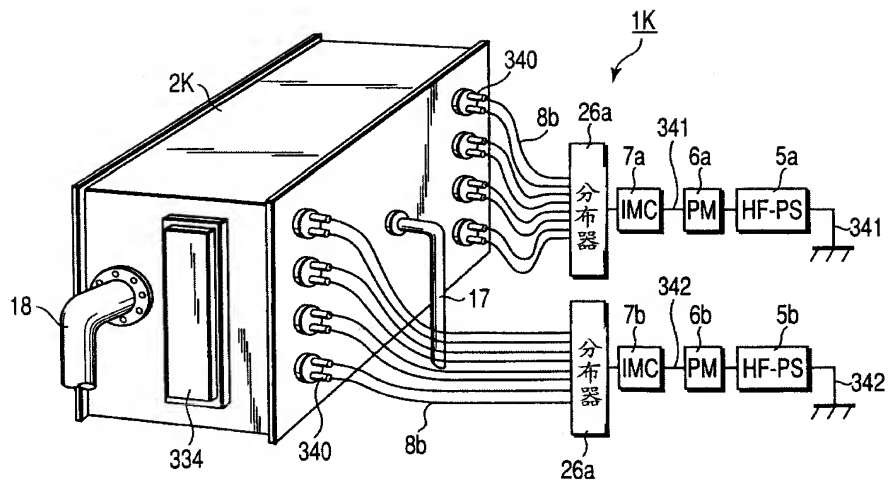


圖 30

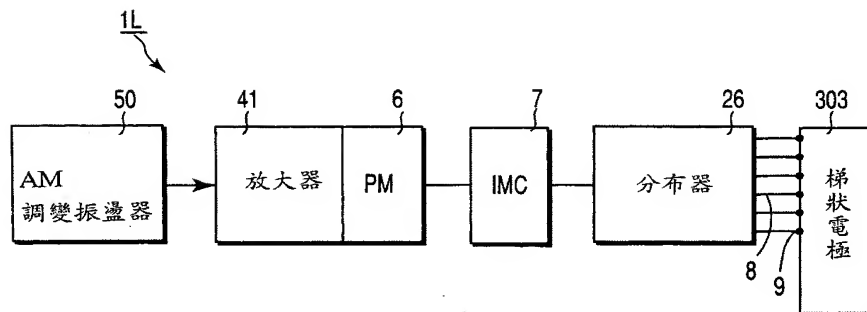


圖 31

(28)

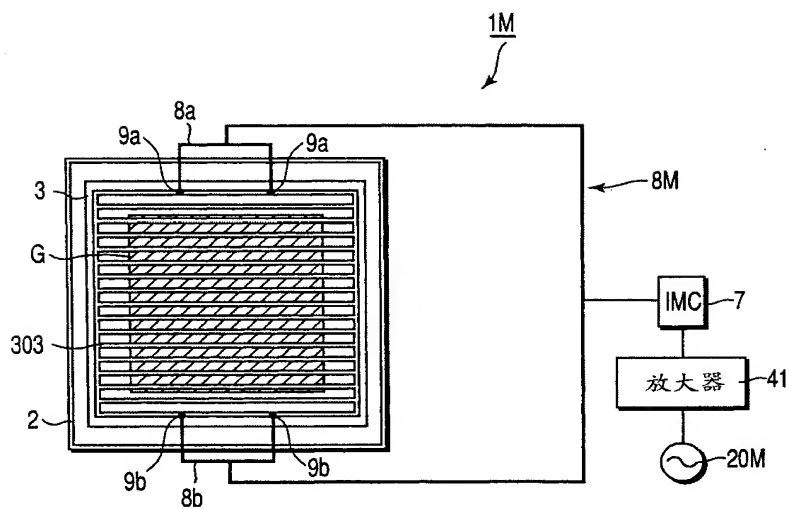


圖 32

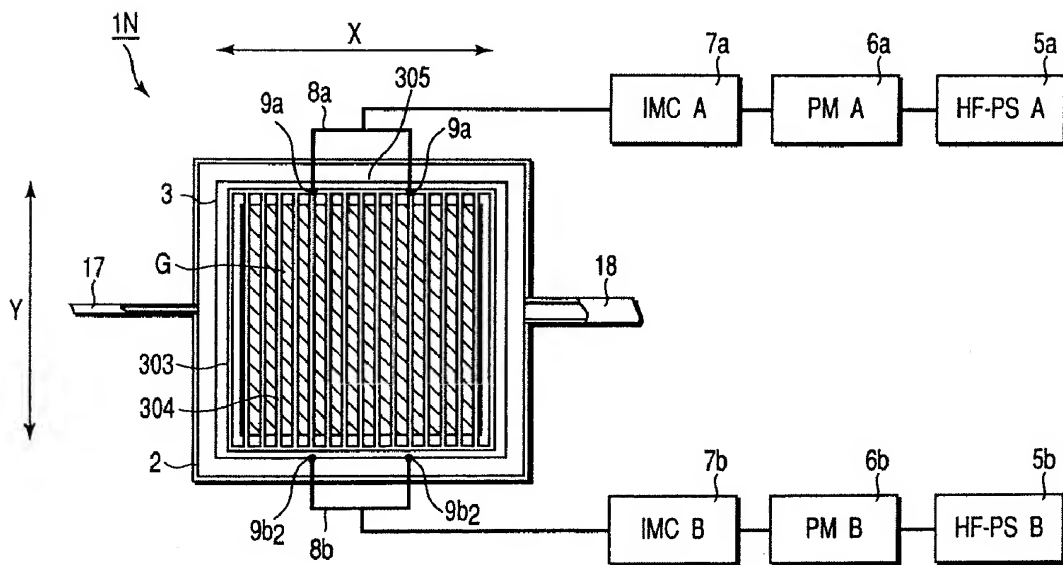


圖 33

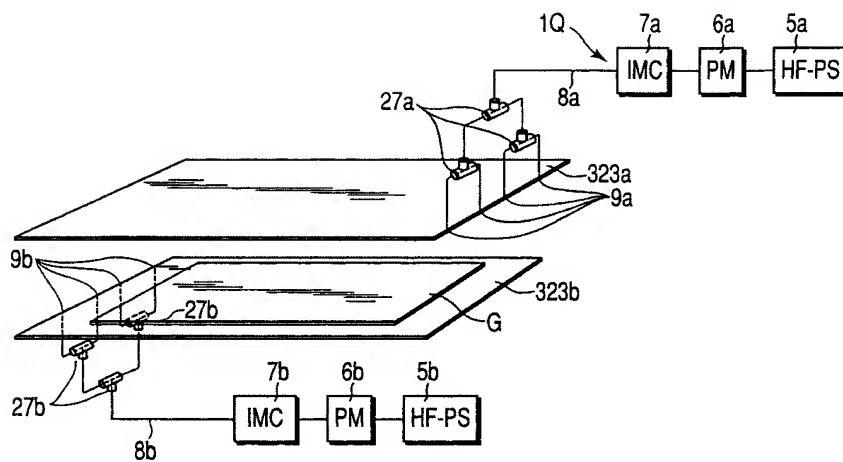


圖 34

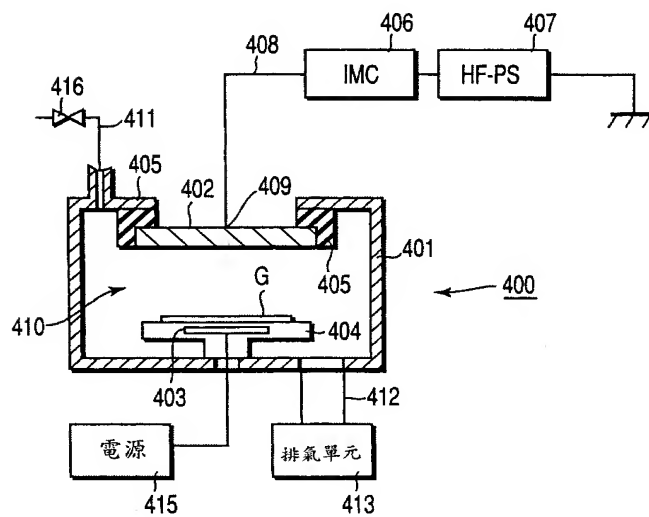


圖 35

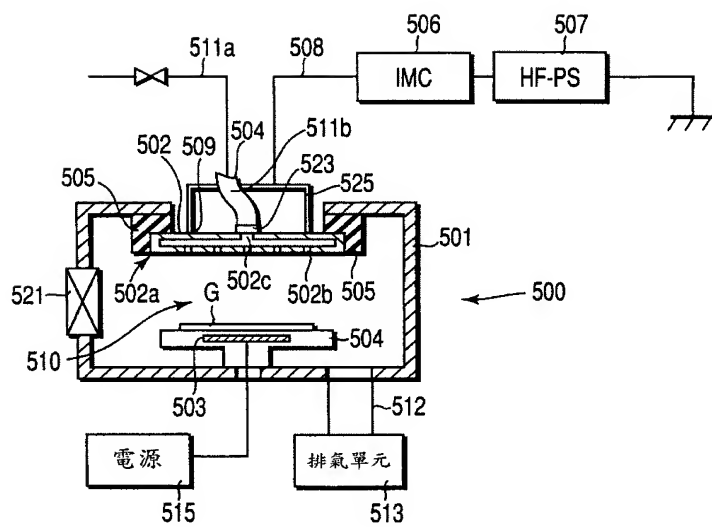


圖 36

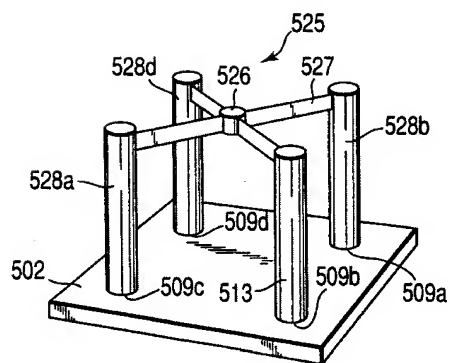


圖 37

(31)

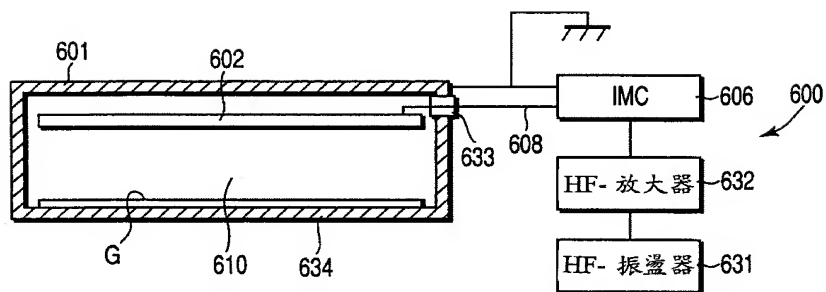


圖 38

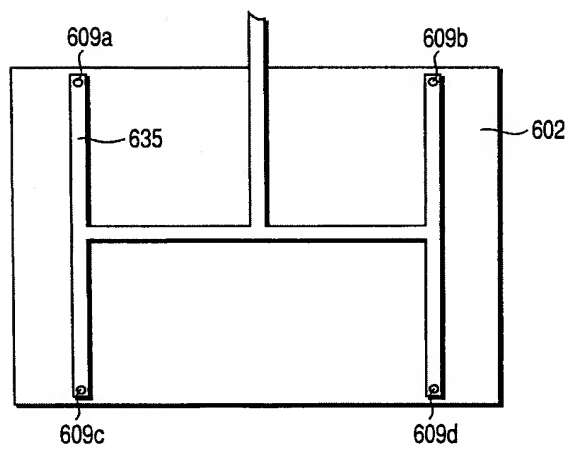


圖 39

